

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 06-342148

(43)Date of publication of application : 13.12.1994

(51)Int.CI.

G02F 1/133
G09G 3/36

(21)Application number : 06-042459

(71)Applicant : CANON INC

(22)Date of filing : 14.03.1994

(72)Inventor : SUGANO HIDEO

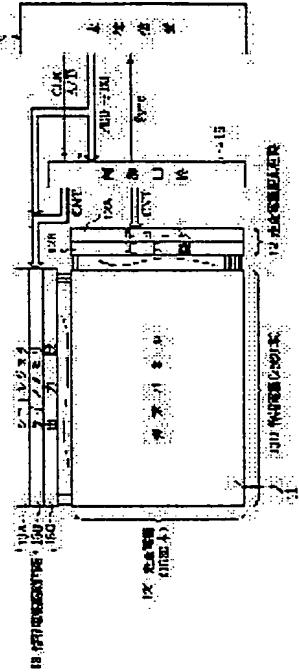
INOUE YUJI
MIZUTOME ATSUSHI

(54) DISPLAY CONTROLLER

(57)Abstract:

PURPOSE: To substantially speed up animation image display such as moving a cursor even at a low-frame frequency while making stable static image display by generating an address signal for selecting only the scanning electrodes and an image information signal for rewriting display images in accordance with a change of the information stored into a memory.

CONSTITUTION: Scanning electrode address data for assigning the scanning electrodes 12C and video data are first outputted from a main apparatus 14 through four pieces of signal lines PD0 to PD3 to a control circuit 15. The scanning electrode address data arranged on the signal lines PD0 to PD3 are extracted and simultaneously stored by this control circuit 15. The data are outputted during the horizontal scanning period to a scanning electrode driving circuit 12 at the time of driving the assigned scanning electrodes 12C. On the other hand, the video data are inputted to a shift register 13A in an information electrode driving circuit 12 and are shifted by every four pixels by a transfer clock CLK, by which the video data of the number of the pixels corresponding to information electrodes 13D (2560 pieces) are separated and are transmitted to a line memory 13B.



LEGAL STATUS

[Date of request for examination] 24.11.1994

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 2633191

[Date of registration] 25.04.1997

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

This Page Blank (uspto)

Japanese Publication of Unexamined Patent Application
No. 342148/1994 (Tokukaihei 6-342148)

A. Relevance of the Above-Identified Document

This document has relevance to claims 1 and 2 of the present application.

B. Translation of the Relevant Passages of the Document

[CLAIM]

[CLAIM 1]

A display control device for forming a display image on display means having a plurality of scanning electrodes and a plurality of data electrodes arranged in a matrix form, characterized in that:

memory for storing data displayed by refresh driving means which sequentially performs a selection of the plurality of scanning electrodes and repetitively performs an operation of applying a signal to the plurality of data electrodes;

means for altering data stored in the memory; and means for generating an address signal for use in selecting only a part of a scanning electrode in a display area of said display means and an image data

signal for rewriting a display image in that part.

...

[0006]

However, in general, the ferroelectric liquid crystal tends to have a monostable state, and a bistable state as proposed by clerk is difficult to be achieved. In order to realize a permanent bistability, an alignment control method based on an application of shear stress by shearing or an application of a magnetic field have been used by clerk. In the aspect of industrial technology; however, the alignment control method of applying a uniaxial alignment to a substrate, such as rubbing treatment, an oblique evaporation treatment is effective. For the ferroelectric liquid crystal element whose alignment is controlled by applying the uniaxial alignment to the substrate, a permanent bistability cannot be always achieved. The alignment state which does not show the permanent bistability, i.e., a mono-stable alignment state has such characteristics that the bi-axial alignment under an applied electric field is switched to a uni-axial alignment without an applied electric field within a range of from several msec to several times. For this reason, the display device adopting the bistable

ferroelectric liquid crystal has such problem that an image once written may be disappeared when stopping an application of an electric field. Particularly, when performing a multi-plexing driving, a problem occurs in that the writing state of pixels on the scanning line which is not accessed gradually disappears.

[0007]

In order to counteract the above problem, a driving system (refresh driving system) may be adopted. That is, to pixels on the scanning line as selected, a voltage signal generating "black" and a voltage signal generating "white" are applied selectively, and assumed the period (refresh driving) of sequentially selecting scanning lines be 1 frame or 1 field, then a writing operation is performed by repeating the period. By adopting the foregoing refresh driving system, even in the case where fluctuations in amount of transmitted light of non-selective pixels are small, and the frame frequency is below 30 Hz, the visibility of the writing scanning lines (the scanning writing line has a higher luminance as compared to other lines, and can be recognized with eyes) or a generation of flicker noise can be eliminated. The study by the inventors has revealed that the foregoing effects can be realized

even at a frame frequency of around 5 Hz.

[0008]

The above-described facts are fairly effective for the solution to the problems arisen from the above required condition for the CRT and TN-type LCD, i.e., a frame frequency of not less than 30 Hz is required for driving, which hinder the realization of a large-size screen and high-precision.

...

[0011]

[MEANS TO SOLVE THE PROBLEM]

It is therefore an object of the present invention to provide a display device which permits a dynamic display or a video dynamic display such as cursor movement, smooth scroll, multiwindow, etc. to be performed practically at high speed, and also to provide a driving control method of the dynamic display or video dynamic display same and a display method thereof.

[0012]

The display control device for forming a display image on display means having a plurality of scanning electrodes and a plurality of data electrodes arranged in a matrix form, is characterized in that:

memory for storing data displayed by refresh

driving means which sequentially performs a selection of the plurality of scanning electrodes and repetitively performs an operation of applying a signal to the plurality of data electrodes;

means for altering data stored in the memory; and means for generating an address signal for use in selecting only a part of a scanning electrode in a display area of the display means and an image data signal for rewriting a display image in that part.

[0013]

[FUNCTION]

According to the present invention, even when partially rewriting a display screen, a high speed rewriting operation can be ensured while ensuring quality background display.



(19) 日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平6-342148

(43) 公開日 平成6年(1994)12月13日

(51) Int.Cl.*

G 02 F 1/133
G 09 G 3/36

識別記号

方内識別記号
9226-2K

P I

技術表示箇所

【特許請求の範囲】

(請求項1) 機械の走査電極及び複数の情報電極がマトリクス状に配置された表示手段に表示画像を形成する機械の走査電極を順次選択すると共に該機械の情報電極に信号を印加する動作を繰り返し行うリフレッシュ驱动手段により表示される情報を初期化するメモリと、該メモリに格納された情報を変換する手段と、

情報の変更に基づいて、該表示手段の表示領域のうちの一部分の走査電極のみを選択するアドレス信号と該情報の表示画像を書き換える画像情報信号とを発生する手段と、を具備することを特徴とする表示制御装置。

[発明の詳細な説明]

[発明の利用分野] 本発明は、表示制御装置に関するものである。

(0.0.2) [従来の技術] 略光体の発光特性を利用して画像を形成するCRT(カーボード・レイ・チューブ)や駆動電圧其効率に応じた透過光量特性を利用して画像を形成するTFT(ツイステッド・メモリック)型LCD(液晶素子)では表示原理上、1画面形成周波数であるフレーム周波数を一定値以上に保つ必要がある。それは、一般に30Hz以上とされており、このフレーム周波数は表示部を構成する走査線数とこれを走査するため水平走査時間との積の逆数で表現することができる。現状では、走査方式として、インターレース方式とノンインターレース方式が知られている。又、その他の方式として、ペアリング方式及びLCDに限られるが画分を分割して同時に走査方式等々が提案、実用化されている。NTSC規格においては、フレーム周波数3.0Hzの2フィールド/フレームのインターレース方式で水平走査時間は約63.5μsecであり、走査線数は480本程度(有効表示綫数)となっている。TN型LCDにおいては走査線数200~400本で、フレーム周波数3.0Hz以上でのノンインターレース方式となっている。又、CRTではNTSC規格とは別にフレーム周波数4.0~6.0Hz程度のノンインターレース方式も用いられており、走査線数は200~1000本程度である。

(0.0.3) ここで、従来に縦(走査線)1920×横2560画素のCRTとTN型LCDについて要筋する点を考えてみる。フレーム周波数3.0Hz、インターレース方式とした場合、その水平走査時間は約1.5μsecになり、水平ドットクロック周波数は、約14.7MHz(CRTにおける水平周波数時間は考慮していない)となる。CRTの場合、水平ドットクロック周波数14.7MHzはピーム走査速度が非常に高く、現状の受像管における電子線の最大電子ビーム変調周波数を大きく超えてしまい、1.7.5μsecで走査しても正確に映像させる事はできない。TN型LCDの場合、1.92

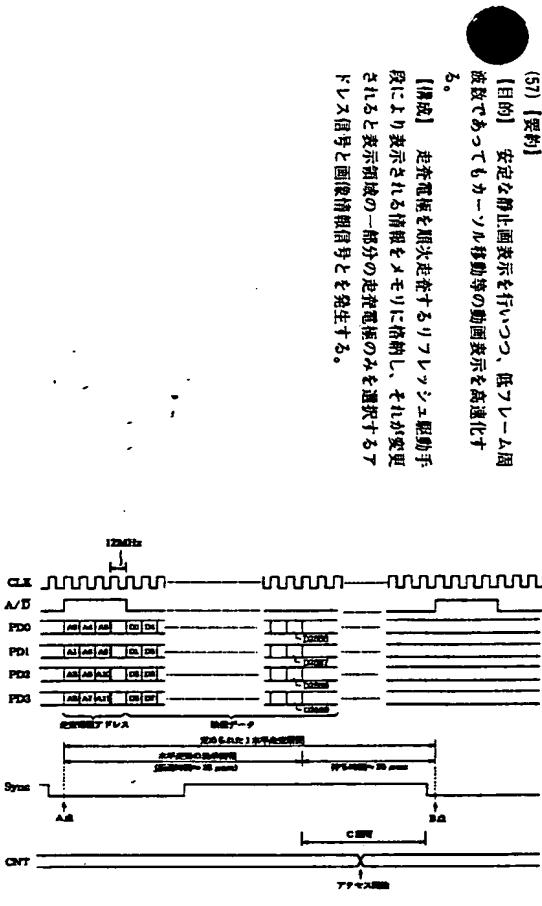
0本の走査期運動はデューティ比1.9/2.0に相当し、現在の最大デューティ比4.0程度を大きく超えて、表示できまい。そこで、水平走査時間を現実的な値にして運転する事を考えて見ると、こんどはフレーム周波数が30Hzより小さくなり、このため走査状態が視覚に認識されたり、ちらつきが発生し、表示品質を著しく損なう。このようにCRTやTN型LCDの画面化、高解像度化はその表示原理や駆動素子等の制約により走査駆動が充分に行われない事によって頭打ちになっているのが現状である。

(0.0.4) ところで、近年クラークとラガーウエルが高解像度とメモリ一体をもつ強調電性液晶素子を共同特許第4,792号公報などで発表した。

(0.0.5) この強調電性液晶素子は、一般に特定の周波数において、カイラルスメタチック相(SmC*)またはL相(SmH*)を有し、この状態においては、加えられた電界に応答して第1の光学的安定状態と第2の光学的不安定状態のいずれかを取り、且つ電界の印加のないときはその状態を維持する性質、すなわち双安定性を有し、又電界の変化に対する応答も速やかであり、高速なびく駆動型の表示素子として広い利用が期待されている。

(0.0.6) しかしながら、一般に強調電性液晶素子は、クランクらが提案したような双安定性を有することはむずかしく、準安定状態をもつ傾向が強い。クランクらは、水銀的な双安定性を実現せしるため、シェアリングによるせん断力の印加や磁場の印加などによる駆動方法を利用していたが、生産技術面で見ると駆動方法としては、ラビング処理や斜方蒸着処理などの一輪性印加処理を基盤に付与する方法が有利である。かかる一輪性印加処理を基盤に付与させて駆動した強調電性液晶素子は、永久的な双安定性を有しない場合があった。この永久的な双安定性を生じない印加状態、いわゆる準安定性印加状態は、5ms~数時間の範囲で、電界印加時の2輪印加が無電界時に1輪印加に転移する性質をもっている。このため、この準安定性の強調電性液晶素子を用いた表示装置では、一旦印加した画像が、電界の解除とともになって消失してしまう問題点があつた。特に、マルチフレームシングル駆動時は、アクセスされていない走査線上の画素の読み込み状態が次第に消失していくことがあった。

(0.0.7) そこで、かかる問題点に対して、選択され走査線の画素を“黒”を生じさせる電圧信号と“白”を生じさせる電圧信号を選択的に印加し、走査線を順次選択する周期を1フレームまたは1フィールドとした時、この周期を通過することによって読み込みを行う駆動方式(リフレッシュ駆動)が考案されている。かかるリフレッシュ駆動方式を採用することによって、非選択画素の透過光量の変動は非常に小さく、しかもフレーム周波数を3.0Hzより低いフレーム周波数においても、



(54) [発明の名称] 表示制御装置

(57) [要約] 安定な停止画表示を行いつつ、低フレーム周波数であってもカーソル移動等の動画表示を高速化する。

【構成】 走査電極を順次走査するリフレッシュ駆動手段により表示される情報をメモリに格納し、それが変更されるると表示領域の一部分の走査電極のみを選択するアドレス信号と画像情報信号とを発生する。

0 9号公報、米国特許第4, 5, 8, 9, 9, 9号公報、米国特許第4, 5, 9, 6, 6, 7号公報、米国特許第4, 6, 1, 3, 2, 0号公報などに開示されたカイルスメクチック社が製する液晶化合物又は樹脂物を用いることができる。

[0 0 5 8] 人、図中、1 3 3と1 3 8は偏光板であつて、その偏光軸は互いに交差、斜ましくは90°で差されている。本実施例によれば、單安定性傾向の強い強誘電性液晶材料を安定に静止画表示をしつつ、低フレーム周波数における部分的動画表示を高速化できる。

[0 0 5 9]

「発明の効果」以上説明したように、表示手段を駆動・制御することにより、部分書き込み（書き換え）駆動と全面リフレッシュ駆動の両立を実現することができたため、又、1水平走査時間が走査電極数に関係しないため、画像形成のための駆動電圧、光学応答特性などの電気光学特性にまでは及ばず、原則的には表示パネルの走査電極数に制限なく画像形成が可能である。

[図11] 本発明の表示装置のブロック図である。
[図12] 本発明の表示装置で用いた信号伝送と駆動のタイミング図である。

イミングを示すチャート図である。
【図3】部分書き込みルーチンを示すシーケンス図である。

【図4】全面リフレッシュ駆動ルーチンを示すシーケンス図である。

【図5】VRAMのデータマッピングを示す説明図である。

【図6】1走査線の表示データのデータフォーマットを示す説明図である。

【図7】本発明で用いた駆動波形の波形図である。
【図8】タイミングチャートを示す図である。

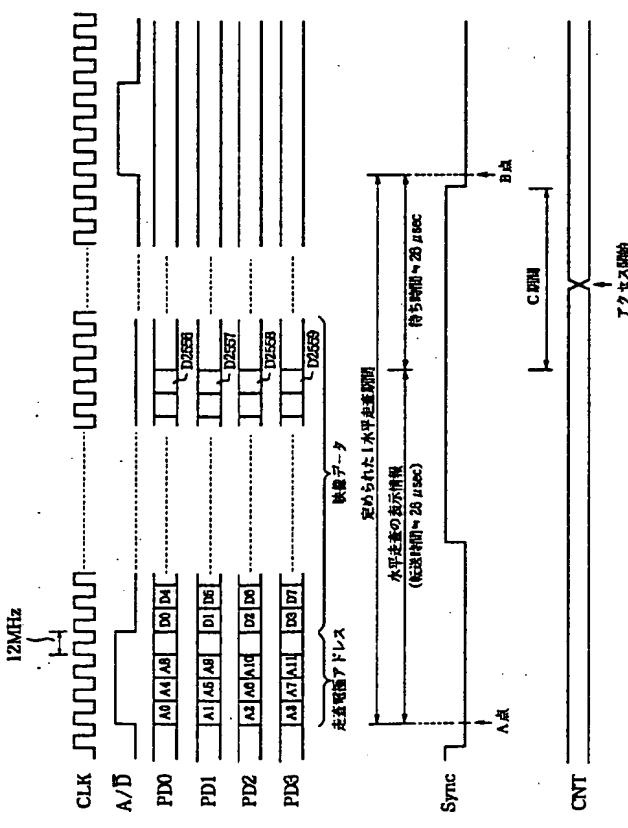
【図9】画素の表示状態を示す説明図である。
【図10】部分書き込みの走査電極数と全面走査電極数の場合と部分書き込み走査電極数と全面走査電極数の場合のタイミング図である。

【図11】本発明で用いた画像表示の1フレームを示した表示画面図である。

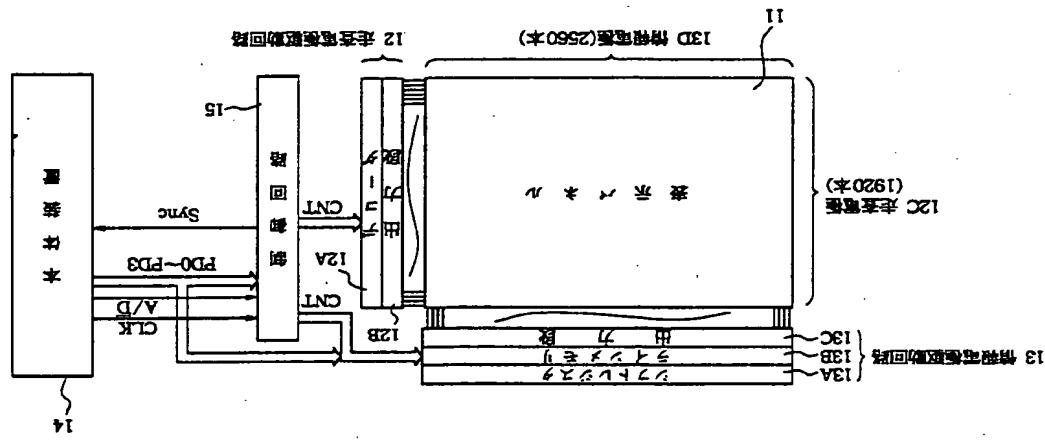
【図12】本発明で用いた強誘電性液晶素子を模式的に説明するための断面図である。

【図13】本発明で用いた素子の平面及びそのA-A'断面を示す図である。

[図2]

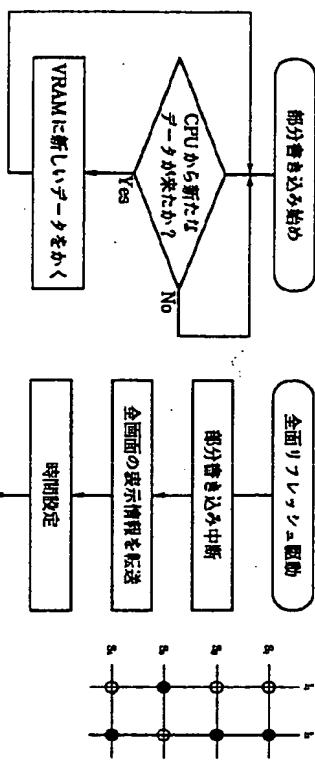


[図11]

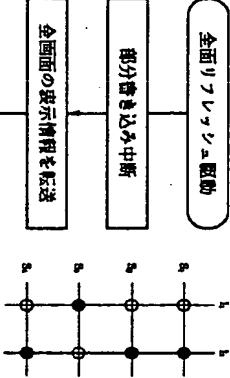


(9)

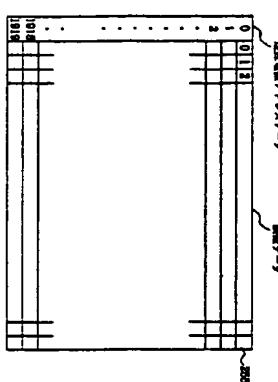
[図3]



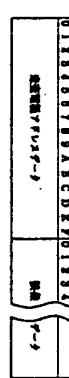
[図4]



[図5]



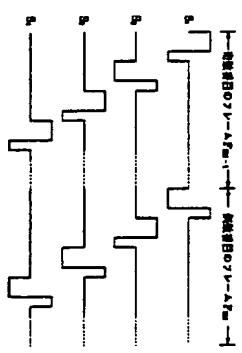
[図6]



[図7]

走査選択信号 S_{n-1} と同期	奇数フレーム		偶数フレーム	
	白信号	黒信号	白信号	黒信号
走査選択信号 S_n と同期	V_0	$-V_0$	V_0	$-V_0$
	V_0	$-V_0$	V_0	$-V_0$
	V_0	$-V_0$	V_0	$-V_0$
	V_0	$-V_0$	V_0	$-V_0$
	V_0	$-V_0$	V_0	$-V_0$
	V_0	$-V_0$	V_0	$-V_0$
	V_0	$-V_0$	V_0	$-V_0$
	V_0	$-V_0$	V_0	$-V_0$

[図8]



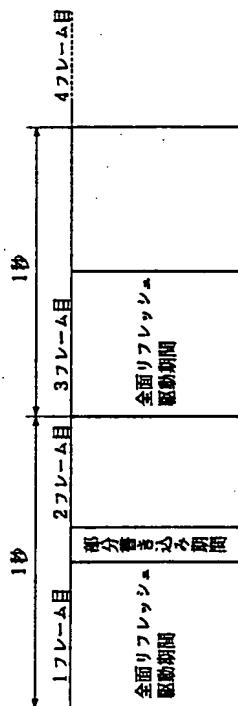
[図12]



(10)

(三)

101

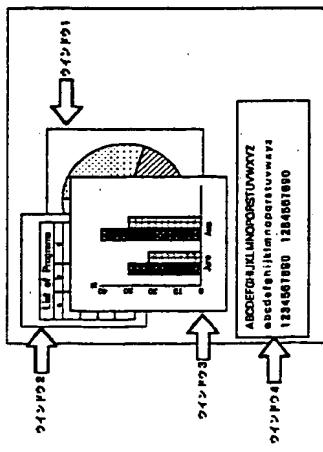


(A)

4フレーム目	
全面リフレッシュ 運動期間	部分書き込み新聞 全面リフレッシュ 運動期間
部分書き込み新聞 全面リフレッシュ 運動期間	部分書き込み新聞

1

[圖 1-3]



131

